



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLÁN
LICENCIATURA: INGENIERÍA EN TELECOMUNICACIONES,
SISTEMAS Y ELECTRÓNICA



DENOMINACIÓN DE LA ASIGNATURA:					
Sistemas Digitales					
IDENTIFICACIÓN DE LA ASIGNATURA					
MODALIDAD: Curso					
TIPO DE ASIGNATURA: Teórico - Práctica					
SEMESTRE EN QUE SE IMPARTE: Quinto					
CARÁCTER DE LA ASIGNATURA: Obligatoria					
NÚMERO DE CRÉDITOS: 10					
HORAS DE CLASE A LA SEMANA:	6	Teóricas:	4	Prácticas:	2
				Semanas de clase:	16
				TOTAL DE HORAS:	96
SERIACIÓN OBLIGATORIA ANTECEDENTE: Ninguna					
SERIACIÓN OBLIGATORIA SUBSECUENTE: Ninguna					

OBJETIVO GENERAL

Al finalizar el curso el alumno será capaz de comprender y analizar sistemas electrónicos digitales combinacionales y secuenciales, así mismo será capaz de diseñar e implementar circuitos electrónicos digitales para resolver problemas prácticos.

ÍNDICE TEMÁTICO			
UNIDAD	TEMAS	Horas Teóricas	Horas Prácticas
1	Sistemas de numeración y códigos binarios para la representación de información	8	0
2	Operaciones lógicas y principios de álgebra booleana.	8	4
3	Métodos para la minimización de funciones	10	4
4	Características de las familias lógicas	8	4
5	Circuitos lógicos combinacionales	12	8
6	Circuitos lógicos secuenciales y Autómatas Finitos	12	8
7	Memorias	6	4
	Total de Horas	64	32
	Suma Total de las Horas	96	

CONTENIDO TEMÁTICO

1. SISTEMAS DE NUMERACIÓN Y CÓDIGOS BINARIOS PARA LA REPRESENTACIÓN DE INFORMACIÓN

- 1.1. Sistemas digitales y analógicos.
- 1.2. Representaciones numéricas de la información.
- 1.3. Sistemas de numeración posicionales.
- 1.4. Sistema decimal.
- 1.5. Representación de cantidades binarias.
- 1.6. Numeración octal y hexadecimal.
- 1.7. Conversión de decimal a otras bases y de otras bases a decimal.
- 1.8. Códigos para representación de información.
- 1.9. Código decimal codificado en binario (BCD).
- 1.10. Código de exceso 3 (XS3).
- 1.11. Código Gray.
- 1.12. Códigos Alfanuméricos.
 - 1.12.1. Código estándar americano para intercambio de información (ASCII).
 - 1.12.2. Código de 7 segmentos.
 - 1.12.3. Código Unicode.
- 1.13. Códigos de detección de errores: códigos de paridad.
- 1.14. Códigos para detección y corrección de errores: código Hamming.
- 1.15. Códigos para numeración negativa.
 - 1.15.1. Códigos de complemento a nueve y complemento a diez.
 - 1.15.2. Código de complemento a uno y complemento a dos.
 - 1.15.3. Código de magnitud y signo.

2. OPERACIONES LÓGICAS Y PRINCIPIOS DE ÁLGEBRA DE BOOLE

- 2.1. Lógica binaria.
- 2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole.
 - 2.2.1. Compuerta inversora (NOT).
 - 2.2.2. Compuerta AND.
 - 2.2.3. Compuerta OR.
 - 2.2.4. Compuerta XOR.
- 2.3. Compuertas compuestas, sus tablas de verdad y sus expresiones de Boole.
 - 2.3.1. Compuerta NAND.
 - 2.3.2. Compuerta NOR.
 - 2.3.3. Compuerta XNOR.
- 2.4. Descripción algebraica de circuitos lógicos.
- 2.5. Obtención de la tabla de verdad de una expresión de Boole.
- 2.6. Implementación de circuitos a partir de expresiones de Boole.
- 2.7. Teoremas del algebra de Boole.
- 2.8. Teoremas de DeMorgan.
- 2.9. Universalidad de las compuertas NAND y NOR.

3. MÉTODOS PARA LA MINIMIZACIÓN DE FUNCIONES

- 3.1. Forma de suma de productos para la representación algebraica de tablas de verdad (minitérminos).
- 3.2. Forma de productos de sumas para la representación algebraica de tablas de verdad (maxitérminos).
- 3.3. Formas simplificadas para la representación de minitérminos y maxitérminos.
- 3.4. Simplificación algebraica.
- 3.5. Diseño de circuitos lógicos combinacionales básicos a partir de problemas prácticos.
- 3.6. Método de simplificación a través del mapa de Karnaugh.
 - 3.6.1. Mapas de 2, 3 y 4 variables.
 - 3.6.2. Implicantes primarios esenciales y no esenciales.
 - 3.6.3. Mapas de 5 variables y mayores.
 - 3.6.4. Aplicación de condiciones irrelevantes o NO importa.
- 3.7. Método tabular de simplificación de Quine – McCluskey.
 - 3.7.1. Creación de la tabla principal.
 - 3.7.2. Reducción de implicantes esenciales a través de consenso iterativo.
 - 3.7.3. Cobertura mínima con tablas de implicantes primos.
- 3.8. Herramientas de simulación de circuitos digitales.

4. CARACTERÍSTICAS DE LAS FAMILIAS LÓGICAS

- 4.1. Terminología de circuitos integrados digitales.
 - 4.1.1. Parámetros de voltaje y corriente.
 - 4.1.2. Factor de carga de salida (fan-out).
 - 4.1.3. Retardos de propagación.
 - 4.1.4. Requerimientos de potencia.
 - 4.1.5. Inmunidad al ruido.
 - 4.1.6. Lógica de suministro de corriente y consumo de corriente.
 - 4.1.7. Escalas de integración.
- 4.2. La familia Lógica Transistor – Transistor (TTL).
 - 4.2.1. TTL estándar.
 - 4.2.2. Otras series TTL.
 - 4.2.3. TTL de colector abierto.
 - 4.2.4. TTL de tercer estado.
 - 4.2.5. TTL Schmitt Trigger.
- 4.3. La familia Lógica de Emisores Acoplados (ECL).
- 4.4. La familia Lógica Metal – Oxido – Semiconductor (MOS).
 - 4.4.1. Circuitos digitales Metal – Oxido – Semiconductor con transistores de efecto de campo (MOSFET).
 - 4.4.2. Circuitos digitales MOS de canal N (NMOS).
 - 4.4.3. Circuitos digitales MOS de canal P (PMOS).
 - 4.4.4. Circuitos digitales MOS complementarios (CMOS).
 - 4.4.5. Otras familias MOS.
- 4.5. Interconexión de circuitos integrados de las diferentes familias lógicas.

5. CIRCUITOS LÓGICOS COMBINACIONALES

- 5.1. Procedimientos de análisis.

- 5.1.1. Derivación de funciones booleanas de problemas prácticos.
- 5.1.2. Derivación de la tabla de verdad.
- 5.1.3. Simulación lógica.
- 5.2. Codificadores y decodificadores.
- 5.3. Multiplexores y Demultiplexores.
- 5.4. Circuitos digitales para operaciones aritméticas binarias.
 - 5.4.1. Medio Sumador.
 - 5.4.2. Sumador completo.
 - 5.4.3. Restador completo.
 - 5.4.3.1. Restadores con complemento.
 - 5.4.4. Sumadores en cascada.
 - 5.4.5. Sumadores con acarreo anticipado.
 - 5.4.6. Sumadores – restadores binarios.
- 5.5. Multiplicadores.
- 5.6. Aritmética decimal.
 - 5.6.1. Sumadores con código decimal codificado en binario (BCD).
 - 5.6.2. Sumadores con código de exceso 3 (XS3).
- 5.7. Unidades Aritmético Lógicas (ALU's).

6. CIRCUITOS LÓGICOS SECUENCIALES Y AUTÓMATAS FINITOS

- 6.1. Latches S-R.
 - 6.1.1. Latch básico con compuertas NAND.
 - 6.1.2. Latch básico con compuertas NOR.
- 6.2. Flip Flop S-R sincronizado con reloj.
- 6.3. Flip Flop D sincronizado con reloj.
- 6.4. Flip Flop J-K sincronizado por reloj.
- 6.5. Flip Flop J-K maestro esclavo sincronizado con reloj.
- 6.6. Entradas asíncronas de Flip Flops.
- 6.7. Aplicaciones de circuitos secuenciales.
 - 6.7.1. Contadores asíncronos o en cascada.
 - 6.7.2. Contadores síncronos ascendentes – descendentes.
 - 6.7.2.1. Divisores de frecuencia.
 - 6.7.2.2. Control de contadores síncronos.
 - 6.7.3. Registros.
 - 6.7.3.1. Registros de corrimiento.
 - 6.7.3.2. Carga paralela y serie.
 - 6.7.3.3. Salida paralela y serie.
 - 6.7.3.4. Corrimiento bidireccional.
 - 6.7.4. Contadores programables.
 - 6.7.4.1. Tabla de estados.
 - 6.7.4.2. Diagrama de estados.
 - 6.7.4.3. Tablas de excitación.
- 6.8. Autómatas finitos.
 - 6.8.1. Máquina de Mealy.
 - 6.8.2. Máquina de Moore.

7. MEMORIAS

7.1. Definición de memoria digital.

7.2. Terminología de memorias.

7.2.1. Modos de acceso.

7.2.1.1. Memorias de acceso secuencial (SAM).

7.2.1.2. Memorias de acceso aleatorio (RAM).

7.2.2. Tipo de operación.

7.2.2.1. Memorias de solo lectura (ROM).

7.2.2.2. Memorias de lectura-escritura (RWM).

7.2.3. Modo de almacenamiento.

7.2.3.1. Memorias de almacenamiento estático (SRAM).

7.2.3.2. Memorias de almacenamiento dinámico (DRAM).

7.2.4. Mantenimiento de la información.

7.2.4.1. Memorias de almacenamiento no volátil (NVRAM).

7.2.4.2. Memorias de almacenamiento volátil (VRAM).

7.3. Otros tipos de memorias: burbuja magnética, almacenamiento magnético y óptico.

7.4. Características de las memorias RAM.

7.4.1. Buses de direcciones, datos, control y alimentaciones.

7.5. Características de las memorias ROM.

7.5.1. Buses de direcciones, datos, control y alimentaciones.

PRÁCTICAS DE LABORATORIO

1. Simulación de circuitos con ORCAD o MultiSim.
2. Compuertas lógicas discretas.
3. Compuertas lógicas integradas.
4. Compuertas lógicas CMOS.
5. Circuitos lógicos combinacionales.
6. Circuitos lógicos combinacionales con mapas de Karnaugh.
7. Multiplexores y demultiplexores.
8. Unidad Aritmética lógica (ALU).
9. Circuitos secuenciales básicos.
10. Contador BCD con display.
11. Circuito secuencial para control de motor de pasos.
12. Diseño de contador síncrono programable.
13. Memorias.

BIBLIOGRAFÍA

BIBLIOGRAFÍA BÁSICA

- M. Morris Mano, Charles R. Kime, *Fundamentos de Diseño Lógico y Computadoras*, 3ª Edición, España, Pearson Education de México, 2007.
- Ronald J. Tocci, *Sistemas Digitales, Principios y Aplicaciones*, 10ª Edición Prentice Hall Hispanoamericana S.A., México, 2007.
- John F. Wakerly, *Diseño Digital, Principios y Prácticas*, 3ª Edición, Pearson Education de México, México, 2007.
- Floyd Thomas L., *Fundamentos de Sistemas Digitales*, 9ª Edición, Prentice Hall, Madrid, 2006.

BIBLIOGRAFÍA COMPLEMENTARIA

- Balabanian Norman, *Principios de Diseño Lógico Digital*, CECSA, 1ª Edición, México, 2002.
- Garza, Garza Juan Ángel, *Sistemas Digitales Y Electrónica Digital, Prácticas De Laboratorio (Incluye Cd-Rom)*, Pearson Educación de México, 1ª Edición, México, 2006.

SITIOS WEB RECOMENDADOS

- <http://www.dgbiblio.unam.mx>
- <http://www.copernic.com>
- <http://www.orcad.com>
- <http://icmaster.com>
- <http://www.alldatasheet.com>
- <http://www.ti.com>
- <http://www.national.com>

SUGERENCIAS DIDÁCTICAS RECOMENDADAS PARA IMPARTIR LA ASIGNATURA

SUGERENCIAS DIDÁCTICAS	A UTILIZAR
Exposición oral	X
Exposición audiovisual	X
Ejercicios dentro de clase	X
Ejercicios fuera del aula	X
Lecturas obligatorias	X
Trabajo de investigación	X
Prácticas de laboratorio	X
Prácticas de campo	
Otras	

MECANISMOS DE EVALUACIÓN

ELEMENTOS UTILIZADOS PARA EVALUAR EL PROCESO ENSEÑANZA-APRENDIZAJE	A UTILIZAR
Exámenes parciales	X
Examen final	X
Trabajos y tareas fuera del aula	X
Participación en clase	X
Asistencia	
Exposición de seminarios por los alumnos	

PERFIL PROFESIOGRÁFICO REQUERIDO PARA IMPARTIR LA ASIGNATURA			
LICENCIATURA	POSGRADO	ÁREA INDISPENSABLE	ÁREA DESEABLE
Ingeniería Mecánica Eléctrica o, Ingeniería en Electrónica y Comunicaciones	Maestría en Electrónica	Electrónica	